

Документ подписан простой электронной подписью
Информация о владельце:
ФИО: Силин Яков Петрович
Должность: Ректор
Дата подписания: 09.06.2025 08:54:52
Уникальный программный ключ:
24f866be2aca16484036a8cbb3c509a9531e605f

МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ
ФГБОУ ВО «Уральский государственный экономический университет»

Одобрено
на заседании кафедры

27.11.2025 г.

протокол № 3

Зав. кафедрой Карпов А.Е.

Утверждена

Советом по учебно-методическим
вопросам и качеству образования

16 декабря 2025 г.

протокол № 4

Председатель

Карх Д.А.



РАБОЧАЯ ПРОГРАММА ДИСЦИПЛИНЫ

Наименование дисциплины	Архитектура аппаратных и программных средств
Направление подготовки	02.03.03 Математическое обеспечение и администрирование информационных систем
Профиль	Все профили
Форма обучения	очная
Год набора	2026
Разработана: Доцент, к.э.н. Коковихин А.Ю.	

Екатеринбург
2025 г.

СОДЕРЖАНИЕ

ВВЕДЕНИЕ	3
1. ЦЕЛЬ ОСВОЕНИЯ ДИСЦИПЛИНЫ	3
2. МЕСТО ДИСЦИПЛИНЫ В СТРУКТУРЕ ОПОП	3
3. ОБЪЕМ ДИСЦИПЛИНЫ	3
4. ПЛАНИРУЕМЫЕ РЕЗУЛЬТАТЫ ОСВОЕНИЯ ОПОП	3
5. ТЕМАТИЧЕСКИЙ ПЛАН	4
6. ФОРМЫ ТЕКУЩЕГО КОНТРОЛЯ И ПРОМЕЖУТОЧНОЙ АТТЕСТАЦИИ ШКАЛЫ ОЦЕНИВАНИЯ	5
7. СОДЕРЖАНИЕ ДИСЦИПЛИНЫ	7
8. ОСОБЕННОСТИ ОРГАНИЗАЦИИ ОБРАЗОВАТЕЛЬНОГО ПРОЦЕССА ПО ДИСЦИПЛИНЕ ДЛЯ ЛИЦ С ОГРАНИЧЕННЫМИ ВОЗМОЖНОСТЯМИ ЗДОРОВЬЯ	13
9. ПЕРЕЧЕНЬ ОСНОВНОЙ И ДОПОЛНИТЕЛЬНОЙ УЧЕБНОЙ ЛИТЕРАТУРЫ, НЕОБХОДИМОЙ ДЛЯ ОСВОЕНИЯ ДИСЦИПЛИНЫ	13
10. ПЕРЕЧЕНЬ ИНФОРМАЦИОННЫХ ТЕХНОЛОГИЙ, ВКЛЮЧАЯ ПЕРЕЧЕНЬ ЛИЦЕНЗИОННОГО ПРОГРАММНОГО ОБЕСПЕЧЕНИЯ И ИНФОРМАЦИОННЫХ СПРАВОЧНЫХ СИСТЕМ, ОНЛАЙН КУРСОВ, ИСПОЛЬЗУЕМЫХ ПРИ ОСУЩЕСТВЛЕНИИ ОБРАЗОВАТЕЛЬНОГО ПРОЦЕССА ПО ДИСЦИПЛИНЕ	14
11. ОПИСАНИЕ МАТЕРИАЛЬНО-ТЕХНИЧЕСКОЙ БАЗЫ, НЕОБХОДИМОЙ ДЛЯ ОСУЩЕСТВЛЕНИЯ ОБРАЗОВАТЕЛЬНОГО ПРОЦЕССА ПО ДИСЦИПЛИНЕ	15

ВВЕДЕНИЕ

Рабочая программа дисциплины является частью основной профессиональной образовательной программы высшего образования - программы бакалавриата, разработанной в соответствии с ФГОС ВО

ФГОС ВО	Федеральный государственный образовательный стандарт высшего образования - бакалавриат по направлению подготовки 02.03.03 Математическое обеспечение и администрирование информационных систем (приказ Минобрнауки России от 23.08.2017 г. № 809)
---------	---

1. ЦЕЛЬ ОСВОЕНИЯ ДИСЦИПЛИНЫ

Формирование знаний, умений и навыков в области архитектуры аппаратных и программных средств.

2. МЕСТО ДИСЦИПЛИНЫ В СТРУКТУРЕ ОПОП

Дисциплина относится к обязательной части учебного плана.

3. ОБЪЕМ ДИСЦИПЛИНЫ

Промежуточная аттестация	Часов				З.е.
	Всего за семестр	Контактная работа .(по уч.зан.)		Самостоятель ная работа в том числе подготовка контрольных и курсовых	
		Всего	Лаборато рные		
Семестр 6					
Зачет	108	32	32	76	3

4. ПЛАНИРУЕМЫЕ РЕЗУЛЬТАТЫ ОСВОЕНИЯ ОПОП

В результате освоения ОПОП у выпускника должны быть сформированы компетенции, установленные в соответствии ФГОС ВО.

Шифр и наименование компетенции	Индикаторы достижения компетенций
ОПК-3 Способен понимать и применять современные информационные технологии, в том числе отечественные, при создании программных продуктов и программных комплексов различного назначения	ИД-1.ОПК-3 Знать: основные положения и концепции прикладного и системного программирования, архитектуры компьютеров и сетей (в том числе и глобальных), современные языки программирования, технологии создания и эксплуатации программных продуктов и программных комплексов.
	ИД-2.ОПК-3 Уметь: решать стандартные задачи профессиональной деятельности с применением информационно-коммуникационных технологий и с учетом основных требований информационной безопасности.

ОПК-3 Способен понимать и применять современные информационные технологии, в том числе отечественные, при создании программных продуктов и программных комплексов различного назначения	ИД-3.ОПК-3 Иметь практический опыт: разработки современного программного обеспечения с учетом требований информационной безопасности
ОПК-4 Способен участвовать в разработке технической документации программных продуктов и программных комплексов	ИД-1.ОПК-4 Знать: основные стандарты, нормы и правила разработки технической документации программных продуктов и программных комплексов.
	ИД-2.ОПК-4 Уметь: применять стандарты оформления технической документации программных продуктов.
	ИД-3.ОПК-4 Иметь практический опыт: составления технической документации на различных этапах жизненного цикла информационной системы

5. ТЕМАТИЧЕСКИЙ ПЛАН

Тема	Часов	Всего часов	Контактная работа .(по уч.зан.)			Самост. работа	Контроль самостоятельной работы
	Наименование темы		Лекции	Лабораторные	Практические занятия		
Семестр 6		78					
Тема 1.	Информация, кодирование и логические основы ЭВМ (ОПК-3, ОПК-4)	12		4		8	
Тема 2.	Обобщенная структура и принципы построения вычислительных машин и систем(ОПК-3, ОПК-4)	12		4		8	
Тема 3.	Архитектура вычислительных систем (ОПК-3, ОПК-4)	18		2		16	
Тема 4.	Персональные компьютеры (ОПК-3, ОПК-4)	28		16		12	
Тема 5.	Коммуникационные среды и локальные вычислительные сети (ОПК-3, ОПК-4)	8		2		6	
Семестр 6		30					
Тема 6.	Проектирование программного обеспечения (ОПК-3, ОПК-4)	14		2		12	
Тема 7.	Архитектура программного обеспечения (ОПК-3, ОПК-4)	12		2		10	
Тема 8.	Архитектурные паттерны программного обеспечения(ОПК-3, ОПК-4)	4				4	

6. ФОРМЫ ТЕКУЩЕГО КОНТРОЛЯ И ПРОМЕЖУТОЧНОЙ АТТЕСТАЦИИ ШКАЛЫ ОЦЕНИВАНИЯ

Раздел/Тема	Вид оценочного средства	Описание оценочного средства	Критерии оценивания
Текущий контроль (Приложение 4)			
Темы 1-3	Контрольная работа №1 (Приложение 4)	1 теоретический вопрос и 1 практическое задание	Максимальное количество баллов за выполненное задание - 10 баллов, максимальное количество за ответ на вопрос - 5 баллов.
Темы 4-5	Контрольная работа №2 (Приложение 4)	1 теоретический вопрос и 1 практическое задание	Максимальное количество баллов за выполненное задание - 10 баллов, максимальное количество за ответ на вопрос - 5 баллов.
Темы 6-8	Контрольная работа №3 (Приложение 4)	1 теоретический вопрос и 1 практическое задание	Максимальное количество баллов за выполненное задание - 10 баллов, максимальное количество за ответ на вопрос - 5 баллов.
Промежуточная аттестация(Приложение 5)			
6 семестр (За)	Зачетные билеты (Приложение 5)	46 билетов, состоящих из 3 теоретических заданий	60 баллов: 20 + 20 +20 соответственно

ОПИСАНИЕ ШКАЛ ОЦЕНИВАНИЯ

Показатель оценки освоения ОПОП формируется на основе объединения текущего контроля и промежуточной аттестации обучающегося.

Показатель рейтинга по каждой дисциплине выражается в процентах, который показывает уровень подготовки студента.

Текущий контроль. Используется 100-балльная система оценивания. Оценка работы студента в течение семестра осуществляется преподавателем в соответствии с разработанной им системой оценки учебных достижений в процессе обучения по данной дисциплине.

В рабочих программах дисциплин и практик закреплены виды текущего контроля, планируемые результаты контрольных мероприятий и критерии оценки учебных достижений.

В течение семестра преподавателем проводится не менее 3-х контрольных мероприятий, по оценке деятельности студента. Если посещения занятий по дисциплине включены в рейтинг, то данный показатель составляет не более 20% от максимального количества баллов по дисциплине.

Промежуточная аттестация. Используется 5-балльная система оценивания. Оценка работы студента по окончании дисциплины (части дисциплины) осуществляется преподавателем в соответствии с разработанной им системой оценки достижений студента в процессе обучения по данной дисциплине. Промежуточная аттестация также проводится по окончании формирования компетенций.

Порядок перевода рейтинга, предусмотренных системой оценивания, по дисциплине, в пятибалльную систему.

Высокий уровень – 100% - 70% - отлично, хорошо.

Средний уровень – 69% - 50% - удовлетворительно.

Показатель оценки	По 5-балльной системе	Характеристика показателя
100% - 85%	отлично	обладают теоретическими знаниями в полном объеме, понимают, самостоятельно умеют применять, исследовать, идентифицировать, анализировать, систематизировать, распределять по категориям, рассчитать показатели, классифицировать, разрабатывать модели, алгоритмизировать, управлять, организовать, планировать процессы исследования, осуществлять оценку результатов на высоком уровне
84% - 70%	хорошо	обладают теоретическими знаниями в полном объеме, понимают, самостоятельно умеют применять, исследовать, идентифицировать, анализировать, систематизировать, распределять по категориям, рассчитать показатели, классифицировать, разрабатывать модели, алгоритмизировать, управлять, организовать, планировать процессы исследования, осуществлять оценку результатов. Могут быть допущены недочеты, исправленные студентом самостоятельно в процессе работы (ответа и т.д.)
69% - 50%	удовлетворительно	обладают общими теоретическими знаниями, умеют применять, исследовать, идентифицировать, анализировать, систематизировать, распределять по категориям, рассчитать показатели, классифицировать, разрабатывать модели, алгоритмизировать, управлять, организовать, планировать процессы исследования, осуществлять оценку результатов на среднем уровне. Допускаются ошибки, которые студент затрудняется исправить самостоятельно.
49 % и менее	неудовлетворительно	обладают не полным объемом общих теоретическими знаниями, не умеют самостоятельно применять, исследовать, идентифицировать, анализировать, систематизировать, распределять по категориям, рассчитать показатели, классифицировать, разрабатывать модели, алгоритмизировать, управлять, организовать, планировать процессы исследования, осуществлять оценку результатов. Не сформированы умения и навыки для решения профессиональных задач
100% - 50%	зачтено	характеристика показателя соответствует «отлично», «хорошо», «удовлетворительно»
49 % и менее	не зачтено	характеристика показателя соответствует «неудовлетворительно»

7. СОДЕРЖАНИЕ ДИСЦИПЛИНЫ

7.2 Содержание практических занятий и лабораторных работ

Тема 1. Информация, кодирование и логические основы ЭВМ (ОПК-3, ОПК-4) Расчет количества информации Алгоритмы кодирования Структура и устройство логических элементов
Тема 2. Обобщенная структура и принципы построения вычислительных машин и систем(ОПК-3, ОПК-4) Способы адресации
Тема 3. Архитектура вычислительных систем(ОПК-3, ОПК-4) Параллелизм. Параллельные компьютеры
Тема 4. Персональные компьютеры (ОПК-3, ОПК-4) Сборка ПК Тестирование центрального процессора Тестирование основных характеристик ПК Тестирование оперативной памяти ПК Тестирование жесткого диска
Тема 5. Коммуникационные среды и локальные вычислительные сети (ОПК-3, ОПК-4) Топология компьютерных сетей
Тема 6. Проектирование программного обеспечения (ОПК-3, ОПК-4) Моделирование технологического процесса посредством модели IDEF3
Тема 7. Архитектура программного обеспечения (ОПК-3, ОПК-4) UML диаграммы компонентов, развертывания, последовательностей, классов

7.3. Содержание самостоятельной работы

Тема 1. Информация, кодирование и логические основы ЭВМ (ОПК-3, ОПК-4)

Информация. Общие понятия

Измерение информации

Структурное (комбинаторное) определение количества информации (по Хартли)

Статистическое определение количества информации (по Шеннону)

Кодирование. Основные понятия

Алгоритм Шеннона-Фено

Алгоритм Хаффмена

Базовые логические операции и схемы

Конъюнкция

Дизъюнкция

Отрицание

Схемные логические элементы

Регистры

Триггеры

Сумматоры

Мультиплексор

Демультимплексор

Шифратор

Дешифратор

Компаратор

Методы концептуального проектирования архитектуры системы

Тема 2. Обобщенная структура и принципы построения вычислительных машин и систем(ОПК-3, ОПК-4)

Обобщенная структура ЭВМ

Структура команд ЭВМ

Процессоры с принудительной и естественной адресацией команд

Способы адресации операндов

Прямая адресация

Регистровая адресация

Косвенная адресация

Непосредственная адресация

Неявная адресация

Относительная (базовая) адресация

Индексная адресация

Структура ЭВМ

Принципы фон-Неймана

Функции и характеристики микропроцессора

Классификация средств вычислительной техники

Классификация ЭВМ по количеству потоков команд и данных

Общие принципы структурной организации ЭВМ

Общие принципы функциональной организации ЭВМ

Тема 3. Архитектура вычислительных систем(ОПК-3, ОПК-4)

Архитектура вычислительных систем

Классификация архитектур ВС (М. Флинна)

Архитектура ОКОД

Архитектура ОКМД

Архитектура МКОД

Архитектура МКМД

Классификация ПК по поколениям процессоров

Функционирование ЭВМ с шинной организацией.

Функционирование ЭВМ с канальной организацией.

Классификация команд ЭВМ.

Основные команды ЭВМ.

Программно-аппаратные средства защиты данных.

Настройка программно-аппаратных средств.

Тема 4. Персональные компьютеры (ОПК-3, ОПК-4)

Понятие и общие сведения о персональных компьютерах

Классификация ПК

Производительность ПК.

Структурная схема ПК.

Материнская плата – устройство

Материнская плата – типоразмеры

Центральный процессор – устройство

Центральный процессор – принцип работы

Сопроцессор

Конвейерная обработка

Основные характеристики процессоров

Программная модель (регистровая структура) процессора

RISC и CISC архитектуры

Методы обеспечения параллелизма на уровне команд

Структура центрального процессора

Поколения процессоров

Классификация компьютерной памяти

Методы доступа к памяти

Виды RAM

Виды ROM

Устройство и принцип работы оперативной памяти

Емкость и разрядность оперативной памяти

Тайминг памяти и разгон памяти

Динамическая память (DRAM)

Синхронная динамическая память (SDRAM)

DDR, DDR2, DDR3 –особенности, отличия

Память Rambus DRAM

Тип корпуса микросхем памяти

Модули памяти

Виртуальная память

Кэш-память

Память для долговременного хранения PROM, EPROM, EEPROM, Flash memory

Жесткий диск – принцип работы

Метод продольной записи

Метод перпендикулярной записи

Механические элементы винчестера

Логическая структура жесткого диска

Разбиение на разделы и кластеры жесткого диска

Интерфейсы винчестеров

Шины. Виды и схематическое представление шин ПК

Основные характеристики шины (разрядность, пропускная способность, интерфейс)

Системная шина

Шины ввода/вывода – разновидности, архитектура

Тема 5. Коммуникационные среды и локальные вычислительные сети (ОПК-3, ОПК-4)

Принципы построения коммуникационных сред

Примеры построения коммуникационных сред на основе интерфейса SCI

Коммуникационная среда MYRINET

Коммуникационная среда Raceway

Коммуникационные среды на базе транспьютероподобных процессоров

Появление глобальных вычислительных сетей

Появление локальных вычислительных сетей

Топология компьютерных сетей

Понятие локальной вычислительной сети

Разработка аппаратной составляющей технического задания на автоматизированную систему

Составление описания автоматизируемого объекта

Определение ключевых свойств, требований и ограничений к аппаратному обеспечению системы и составляющих ее подсистем

Выбор и оптимизация концептуальной аппаратной архитектуры автоматизированной системы

Тема 6. Проектирование программного обеспечения (ОПК-3, ОПК-4)

Структурные методы анализа и проектирования ПО

Метод функционального моделирования SADT

Метод моделирования процессов IDEF3

Моделирование потоков данных

Основные принципы построения объектной модели

Метод объектно-ориентированного системного анализа OOAS

Метод объектно-ориентированного анализа OOA

Методология объектно-ориентированного анализа и проектирования OOAD

Объединенный метод UML

Метод определения распределенных объектов на основе объектной модели CORBA

Методы концептуального проектирования систем

Стандарты оформления технических заданий

Тема 7. Архитектура программного обеспечения (ОПК-3, ОПК-4)

Архитектура программного обеспечения: основные понятия

Роль архитектора программного обеспечения

Характеристики качества программного обеспечения

Архитектурное представление

Модульные представления программной архитектуры

Компонентные представления программной архитектуры

Архитектурные представления развертывания и распределения

Программные средства защиты данных

Программно-технические средства защиты данных от несанкционированного доступа

Механизмы противодействия попыткам несанкционированного доступа

Тема 8. Архитектурные паттерны программного обеспечения(ОПК-3, ОПК-4)

Шаблоны (паттерны) описаний требований к подсистеме

Паттерн «репозиторий»

Паттерн Клиент/сервер

Паттерн объектно-ориентированный

Паттерн Многоуровневая система

Паттерн Потоки данных

Критерии качества требований к подсистеме

Выбор паттерна программного обеспечения в соответствии с требованиями к архитектуре системы

Технико-экономические аспекты оптимизации программной архитектуры системы

7.3.1. Примерные вопросы для самостоятельной подготовки к зачету/экзамену
Приложение 1.

7.3.2. Практические задания по дисциплине для самостоятельной подготовки к зачету/экзамену
Приложение 2.

7.3.3. Перечень курсовых работ
Не предусмотрено.

7.4. Электронное портфолио обучающегося
Не размещается.

7.5. Методические рекомендации по выполнению контрольной работы
Не предусмотрено.

7.6 Методические рекомендации по выполнению курсовой работы
Не предусмотрено.

8. ОСОБЕННОСТИ ОРГАНИЗАЦИИ ОБРАЗОВАТЕЛЬНОГО ПРОЦЕССА ПО ДИСЦИПЛИНЕ ДЛЯ ЛИЦ С ОГРАНИЧЕННЫМИ ВОЗМОЖНОСТЯМИ ЗДОРОВЬЯ

По заявлению студента

В целях доступности освоения программы для лиц с ограниченными возможностями здоровья при необходимости кафедра обеспечивает следующие условия:

- особый порядок освоения дисциплины, с учетом состояния их здоровья;
- электронные образовательные ресурсы по дисциплине в формах, адаптированных к ограничениям их здоровья;
- изучение дисциплины по индивидуальному учебному плану (вне зависимости от формы обучения);
- электронное обучение и дистанционные образовательные технологии, которые предусматривают возможности приема-передачи информации в доступных для них формах.
- доступ (удаленный доступ), к современным профессиональным базам данных и информационным справочным системам, состав которых определен РПД.

9. ПЕРЕЧЕНЬ ОСНОВНОЙ И ДОПОЛНИТЕЛЬНОЙ УЧЕБНОЙ ЛИТЕРАТУРЫ, НЕОБХОДИМОЙ ДЛЯ ОСВОЕНИЯ ДИСЦИПЛИНЫ

Сайт библиотеки УрГЭУ

<http://lib.usue.ru/>

Основная литература:

2. Степина В.В. Архитектура ЭВМ и вычислительные системы [Электронный ресурс]: Учебник. - Москва: ООО "КУРС", 2021. - 384 – Режим доступа: <https://znanium.com/catalog/product/1423169>

Дополнительная литература:

10. ПЕРЕЧЕНЬ ИНФОРМАЦИОННЫХ ТЕХНОЛОГИЙ, ВКЛЮЧАЯ ПЕРЕЧЕНЬ ЛИЦЕНЗИОННОГО ПРОГРАММНОГО ОБЕСПЕЧЕНИЯ И ИНФОРМАЦИОННЫХ СПРАВОЧНЫХ СИСТЕМ, ОНЛАЙН КУРСОВ, ИСПОЛЬЗУЕМЫХ ПРИ ОСУЩЕСТВЛЕНИИ ОБРАЗОВАТЕЛЬНОГО ПРОЦЕССА ПО ДИСЦИПЛИНЕ

Перечень лицензионного программного обеспечения:

Microsoft Windows 10 .Договор № 52/223-ПО/2020 от 13.04.2020, Акт № Tr000523459 от 14.10.2020. Срок действия лицензии -Без ограничения срока.

Astra Linux Common Edition. Договор №0417-ПО/2019 от 08.05.2019, Акт №Sk000343 от 24.05.2019 и Контракт № 35-У/2018 от 13.06.2018, Акт № УТ213 от 17.12.2018. Срок действия лицензии - без ограничения срока.

Microsoft Office 2016.Договор № 52/223-ПО/2020 от 13.04.2020, Акт № Tr000523459 от 14.10.2020 Срок действия лицензии -Без ограничения срока.

Microsoft Visual Studio Community. Лицензия для образовательных учреждений. Срок действия лицензии - без ограничения срока.

Язык программирования Python.Python Software Foundation License (PSFL). Срок действия лицензии - без ограничения срока.

FAR Manager. Лицензия Revised BSD license. Срок действия лицензии - без ограничения срока.

Перечень информационных справочных систем, ресурсов информационно-телекоммуникационной сети «Интернет»:

Справочно-правовая система Консультант +. Договор № 143/223-У/2025 от 02.12.2025 Срок действия лицензии до 31.12.2026

Справочно-правовая система Гарант. Договор № 58419 от 22 декабря 2015. Срок действия лицензии -без ограничения срока

11. ОПИСАНИЕ МАТЕРИАЛЬНО-ТЕХНИЧЕСКОЙ БАЗЫ, НЕОБХОДИМОЙ ДЛЯ ОСУЩЕСТВЛЕНИЯ ОБРАЗОВАТЕЛЬНОГО ПРОЦЕССА ПО ДИСЦИПЛИНЕ

Реализация учебной дисциплины осуществляется с использованием материально-технической базы УрГЭУ, обеспечивающей проведение всех видов учебных занятий и научно-исследовательской и самостоятельной работы обучающихся:

Специальные помещения представляют собой учебные аудитории для проведения всех видов занятий, групповых и индивидуальных консультаций, текущего контроля и промежуточной аттестации.

Помещения для самостоятельной работы обучающихся оснащены компьютерной техникой с возможностью подключения к сети "Интернет" и обеспечением доступа в электронную информационно-образовательную среду УрГЭУ.

Все помещения укомплектованы специализированной мебелью и оснащены мультимедийным оборудованием спецоборудованием (информационно-телекоммуникационным, иным компьютерным), доступом к информационно-поисковым, справочно-правовым системам, электронным библиотечным системам, базам данных действующего законодательства, иным информационным ресурсам служащими для представления учебной информации большой аудитории.

Для проведения занятий лекционного типа презентации и другие учебно-наглядные пособия, обеспечивающие тематические иллюстрации.

7.3.1. Примерные вопросы для самостоятельной подготовки к зачету/экзамену

Вопросы к зачету

1. Информация. Общие понятия
2. Измерение информации
3. Кодирование. Основные понятия
4. Базовые логические операции и схемы. Конъюнкция. Дизъюнкция. Отрицание. Регистры. Триггеры. Сумматоры. Мультиплексор. Демультимплексор. Шифратор. Дешифратор. Компаратор.
5. Обобщенная структура ЭВМ.
6. Структура команд ЭВМ.
7. Процессоры с принудительной и естественной адресацией команд.
8. Способы адресации операндов. Прямая адресация. Регистровая адресация. Косвенная адресация. Непосредственная адресация. Неявная адресация. Относительная (базовая) адресация. Индексная адресация
9. Структура ЭВМ
10. Принципы фон-Неймана
11. Функции и характеристики микропроцессора
12. Классификация средств вычислительной техники
13. Общие принципы структурной организации ЭВМ
14. Общие принципы функциональной организации ЭВМ
15. Архитектура вычислительных систем. Классификация архитектур ВС.
16. Функционирование ЭВМ с шинной организацией.
17. Функционирование ЭВМ с канальной организацией.
18. Классификация команд ЭВМ.
19. Классификация ПК
20. Производительность ПК.
21. Структурная схема ПК.
22. Материнская плата – устройство
23. Центральный процессор – устройство
24. Центральный процессор – принцип работы
25. Сопроцессор
26. Конвейерная обработка
27. Основные характеристики процессоров
28. Программная модель (регистровая структура) процессора
29. RISC и CISC архитектуры
30. Методы обеспечения параллелизма на уровне команд

31. Поколения процессоров
32. Классификация компьютерной памяти
33. Методы доступа к памяти
34. Устройство и принцип работы оперативной памяти. Емкость и разрядность оперативной памяти . Тайминг памяти и разгон памяти
35. Динамическая память (DRAM), Синхронная динамическая память (SDRAM), DDR, DDR2, DDR3 –особенности, отличия, Память Rambus DRAM.
36. Модули памяти
37. Виртуальная память
38. Кэш-память
39. Память для долговременного хранения PROM, EPROM, EEPROM, Flash memory
40. Жесткий диск – принцип работы
41. Метод продольной записи и метод перпендикулярной записи
42. Механические элементы винчестера
43. Логическая структура жесткого диска
44. Разбиение на разделы и кластеры жесткого диска
45. Интерфейсы винчестеров
46. Шины. Виды и схематическое представление шин ПК.Основные характеристики шины (разрядность, пропускная способность, интерфейс) . Системная шина. Шины ввода/вывода – разновидности, архитектура
47. Принципы построения коммуникационных сред
48. Архитектура программного обеспечения: основные понятия
49. Роль архитектора программного обеспечения
50. Характеристики качества программного обеспечения
51. Архитектурное представление. Модульные представления программной архитектуры. Компонентные представления программной архитектуры. Архитектурные представления развертывания и распределения/

7.3.2. Практические задания по дисциплине для самостоятельной подготовки к зачету/экзамену

Примерные практические задания к зачету:

Изучив материал, ответить на следующие вопросы:

1. Перечислите логические элементы ЭВМ (ОПК-3, ОПК-4)
2. Какие логические элементы принято считать основными, и какими булевыми выражениями они записываются? (ОПК-3, ОПК-4)
3. Что собой представляет вентиль? (ОПК-3, ОПК-4)
4. Какие типы триггеров Вы знаете, чем обусловлено их многообразие (ОПК-3, ОПК-4)
5. Чем отличается полусумматор от полного сумматора (ОПК-3, ОПК-4)
6. Проведите классификацию триггеров (ОПК-3, ОПК-4)
7. Каковы основные характеристики триггеров? (ОПК-3, ОПК-4)
8. Опишите работу RS-триггера с помощью структурной схемы и таблицы истинности. (ОПК-3, ОПК-4)

В основе построения компьютеров, а точнее аппаратного обеспечения, лежат так называемые вентили. Они представляют собой достаточно простые элементы, которые можно комбинировать между собой, создавая тем самым различные схемы. Одни схемы подходят для осуществления арифметических операций, а на основе других строят различную память ЭВМ.

Простейший вентиль представляет собой транзисторный инвертор, который преобразует низкое напряжение в высокое или наоборот (высокое в низкое). Это можно представить как преобразование логического нуля в логическую единицу или наоборот. Т.е. получаем вентиль НЕ.

Соединив пару транзисторов различным способом, получают вентили ИЛИ-НЕ и И-НЕ. Эти вентили принимают уже не один, а два и более входных сигнала. Выходной сигнал всегда один и зависит (выдает высокое или низкое напряжение) от входных сигналов. В случае вентиля ИЛИ-НЕ получить высокое напряжение (логическую единицу) можно только при условии низкого напряжения на всех входах. В случае вентиля И-НЕ все наоборот: логическая единица получается, если все входные сигналы будут нулевыми. Как видно, это обратно таким привычным логическим операциям как И и ИЛИ. Однако обычно используются вентили И-НЕ и ИЛИ-НЕ, т.к. их реализация проще: И-НЕ и ИЛИ-НЕ реализуются двумя транзисторами, тогда как логические И и ИЛИ тремя. Схемы и таблицы истинности основных вентилях представлены на рисунке 1.

Выходной сигнал вентиля можно выражать как функцию от входных.

Транзистору требуется очень мало времени для переключения из одного состояния в другое (время переключения оценивается в наносекундах). И в этом одно из существенных преимуществ схем, построенных на их основе.

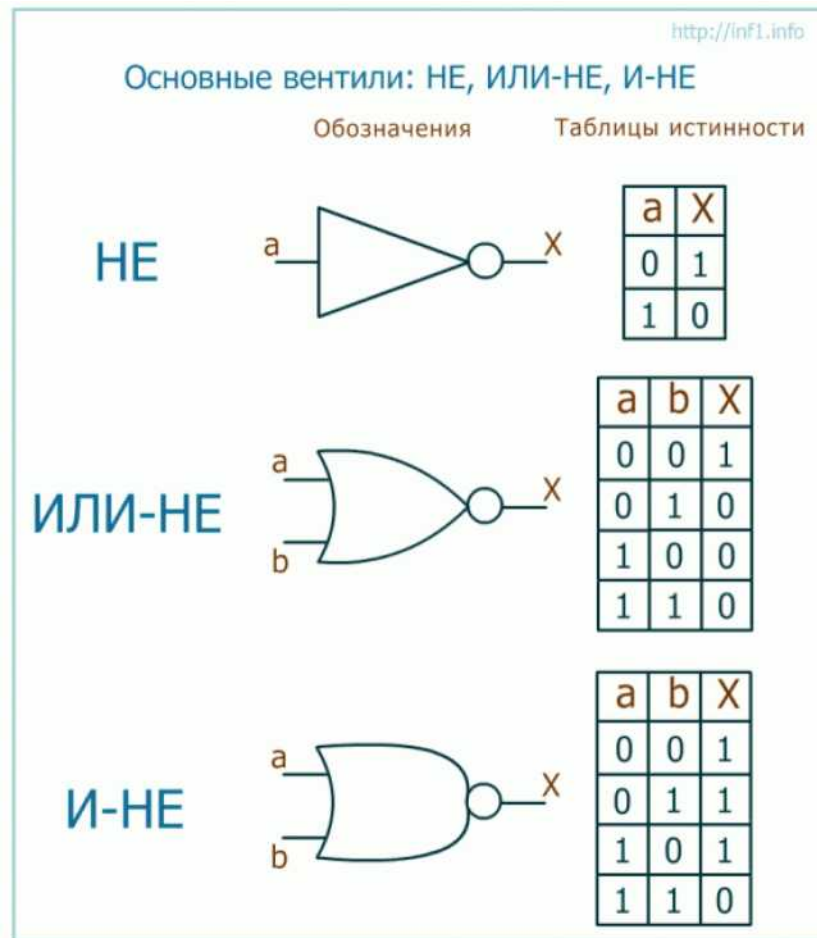


Рисунок 1 - Схемы основных вентилей

Триггер как элемент памяти. Схема RS-триггера

Память (устройство, предназначенное для хранения данных и команд) является важной частью компьютера. Можно сказать, что она его и определяет: если вычислительное устройство не имеет памяти, то оно уже не компьютер.

Элементарной единицей компьютерной памяти является бит. Поэтому требуется устройство, способное находиться в двух состояниях, т.е. хранить единицу или ноль. Также это устройство должно уметь быстро переключаться из одного состояния в другое под внешним воздействием, что дает возможность изменять информацию. Ну и наконец, устройство должно позволять определять его состояние, т.е. предоставлять во вне информацию о своем состоянии.

Устройством, способным запоминать, хранить и позволяющим считывать информацию, является триггер. Он был изобретен в начале XX века Бонч-Бруевичем.

Разнообразие триггеров весьма велико. Наиболее простой из них так называемый RS-триггер, который собирается из двух вентилей. Обычно используют вентили ИЛИ-НЕ или И-НЕ.

RS-триггер на вентилях ИЛИ-НЕ

RS-триггер «запоминает», на какой его вход подавался сигнал, соответствующий единице, в последний раз. Если сигнал был подан на S-вход, то триггер на выходе постоянно «сообщает», что хранит единицу. Если сигнал, соответствующий единице, подан на R-вход, то триггер на выходе имеет 0. Не смотря на то, что триггер имеет два выхода, имеется в виду выход Q. (Q с чертой всегда имеет противоположное Q значение.) Другими словами, вход S (set) отвечает за установку триггера в 1, а вход R (reset) - за установку триггера в 0. Установка производится сигналом, с высоким напряжением (соответствует единице). Просто все зависит от того, на какой вход он подается.

Большую часть времени на входы подается сигнал равный 0 (низкое напряжение). При этом триггер сохраняет свое прежнее состояние.

Возможны следующие ситуации:

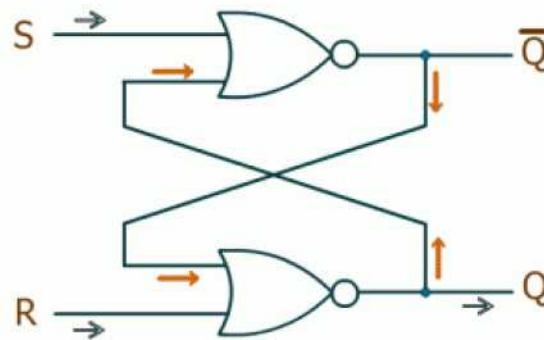
- Q=1, сигнал подан на S, следовательно, Q не меняется.
- Q=0, сигнал подан на S, следовательно, Q = 1.
- Q=1, сигнал подан на R, следовательно, Q = 0.
- Q=0, сигнал подан на R, следовательно, Q не меняется.

Ситуация, при которой на оба входа подаются единичные сигналы, недопустима.

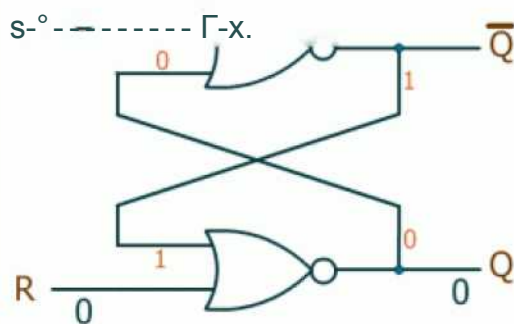
Как триггер сохраняет состояние? Допустим, триггер выдает на выходе Q логический 0. Тогда судя по схеме, этот 0 возвращается также и в верхний вентиль, где инвертируется (получается 1) и уже в этом виде передается нижнему вентилю. Тот в свою очередь снова инвертирует сигнал (получается 0), который и имеется на выходе Q. Состояние триггера сохраняется, он хранит 0.

Теперь, допустим, был подан единичный сигнал на вход S. Теперь в верхний вентиль входят два сигнала: 1 от S и 0 от Q. Поскольку вентиль вида ИЛИ-НЕ, то на выходе из него получается 0. Ноль идет на нижний вентиль, там инвертируется (получается 1). Сигнал на выходе Q становится соответствующим 1. Схема RS-триггера на вентилях ИЛИ-НЕ представлена на рисунке 2.

Схема RS-триггера на вентилях ИЛИ-НЕ



Хранение нуля



Хранение единицы

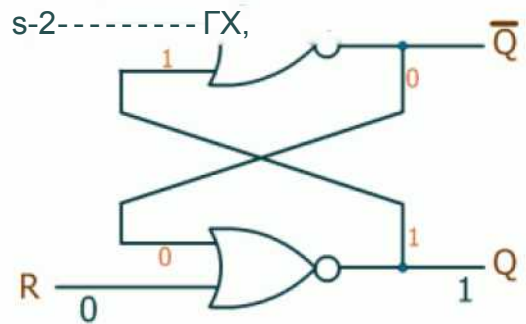


Рисунок 2 - Схема RS-триггера на вентилях ИЛИ-НЕ

Сумматор и полусумматор

Арифметико-логическое устройство процессора (АЛУ) обязательно содержит в своем составе такие элементы как сумматоры. Эти схемы позволяют складывать двоичные числа.

Как происходит сложение? Допустим, требуется сложить двоичные числа 1001 и 0011. Сначала складываем младшие разряды (последние цифры): $1+1=10$. Т.е. в младшем разряде будет 0, а единица - это перенос в старший разряд. Далее: $0 + 1 + 1$ (от переноса) = 10, т.е. в данном разряде снова запишется 0, а единица уйдет в старший разряд. На третьем шаге: $0 + 0 + 1$ (от переноса) = 1. В итоге сумма равна 1100.

Полусумматор

Теперь не будем обращать внимание на перенос из предыдущего разряда и рассмотрим только, как формируется сумма текущего разряда. Если были даны две единицы или два нуля, то сумма текущего разряда равна 0. Если одно из двух слагаемых равно единице, то сумма равна единице. Получить такие результаты можно при использовании вентиля ИСКЛЮЧАЮЩЕГО ИЛИ.

Перенос единицы в следующий разряд происходит, если два слагаемых равны единице. И это реализуемо вентилем И.

Тогда сложение в пределах одного разряда (без учета возможной пришедшей единицы из младшего разряда) можно реализовать изображенной ниже схемой, которая называется полусумматором. У полусумматора два входа (для слагаемых) и два выхода (для суммы и переноса). На схеме изображен полусумматор, состоящий из вентилей ИСКЛЮЧАЮЩЕЕ ИЛИ и И. Схема полусумматора представлена на рисунке 3.

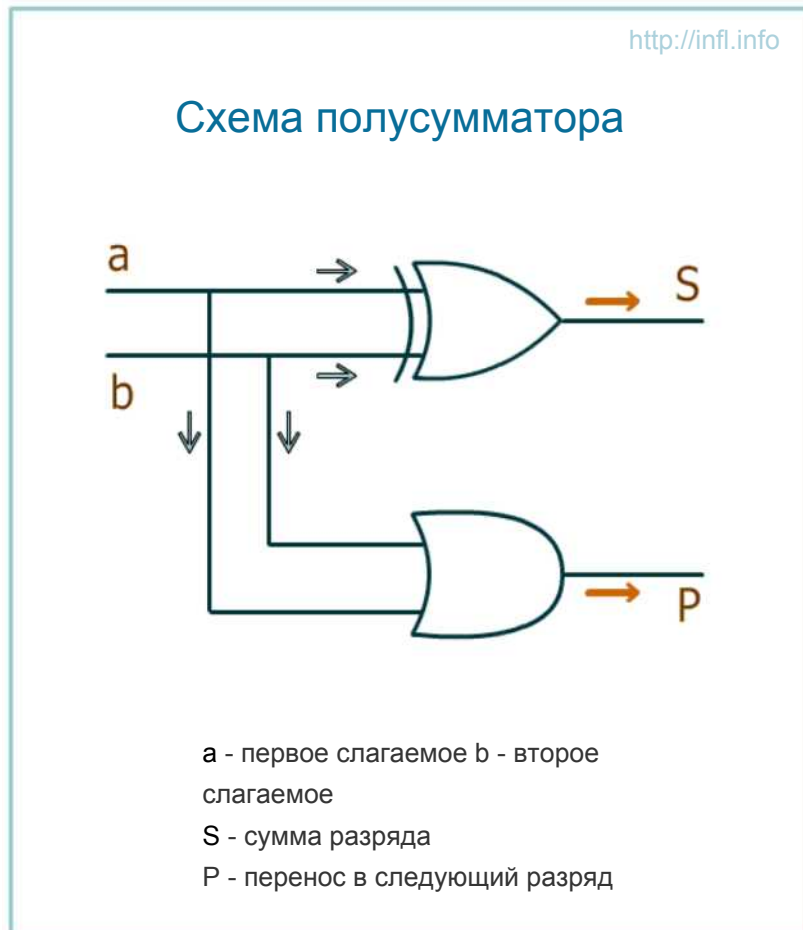


Рисунок 3 - Схема полусумматора

Сумматор

В отличие от полусумматора сумматор учитывает перенос из предыдущего разряда, поэтому имеет не два, а три входа.

Чтобы учесть перенос приходится схему усложнять. По-сути она получается, состоящей из двух полусумматоров. Схема сумматора представлена на рисунке 4.

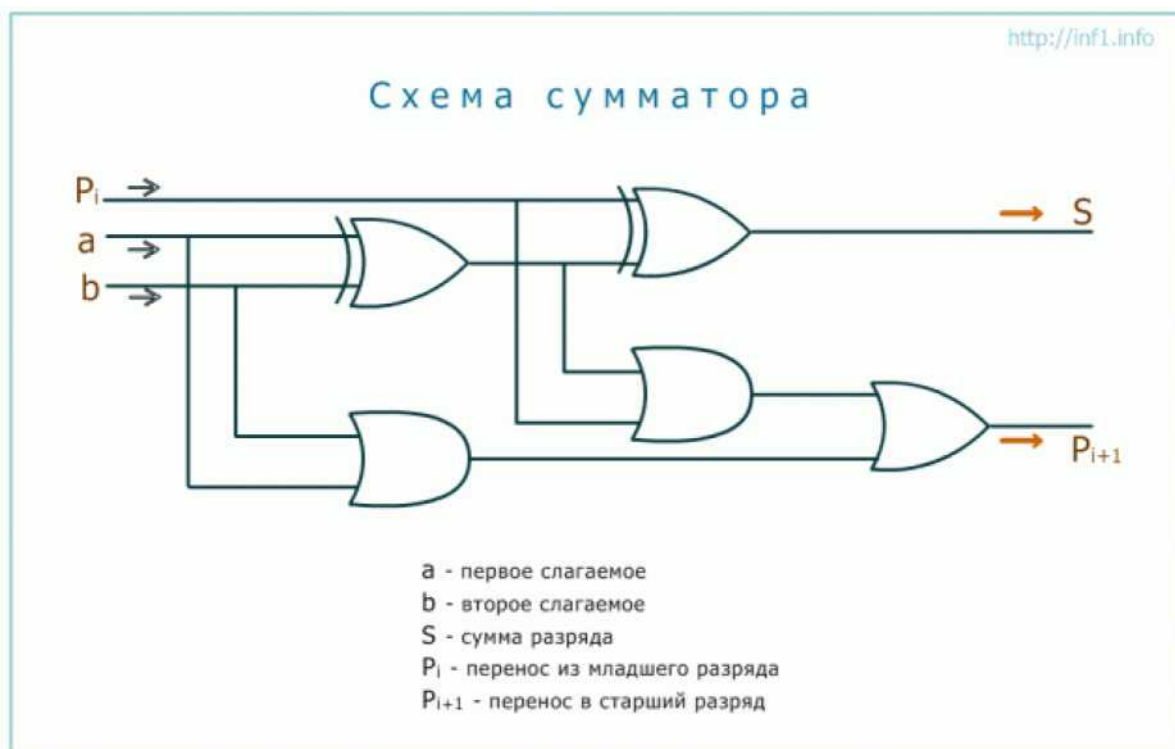


Рисунок 4 - Схема сумматора.

Рассмотрим один из случаев. Требуется сложить 0 и 1, а также 1 из переноса. Сначала определяем сумму текущего разряда. Судя по левой схеме ИСКЛЮЧАЮЩЕЕ ИЛИ, куда входят a и b, на выходе получаем единицу. В следующее ИСКЛЮЧАЮЩЕЕ ИЛИ уже входят две единицы. Следовательно, сумма будет равна 0.

Теперь смотрим, что происходит с переносом. В один вентиль И входят 0 и 1 (a и b). Получаем 0. Во второй вентиль (правее) заходят две единицы, что дает 1. Проход через вентиль ИЛИ нуля от первого И и единицы от второго И дает нам 1.

Проверим работу схемы простым сложением $0+1 + 1 = 10$. Т.е. 0 остается в текущем разряде, и единица переходит в старший. Следовательно, логическая схема работает верно.

Работу данной схемы при всех возможных входных значениях можно описать следующей таблицей истинности. Таблица истинности сумматора представлена на рисунке 5.

Таблица истинности для сумматора

Входы			Выходы	
a	b	Pi	S	Pi+1
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
1	0	0	1	0
0	1	1	0	1
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

a - первое слагаемое

b - второе слагаемое

S ■ сумма разряда

Pi - перенос из младшего разряда

Pi+1 - перенос в старший разряд

Рисунок 5 - Таблица истинности сумматора